

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-052405

(43)Date of publication of application : 26.02.1999

(51)Int.CI.

G02F 1/1345
H05K 1/09

(21)Application number : 09-204702

(71)Applicant : NANOTSUKUSU KK

(22)Date of filing : 30.07.1997

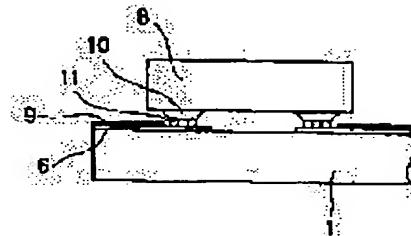
(72)Inventor : FUKUDA KAZUO
OTA AKIHIKO

(54) LIQUID CRYSTAL DISPLAY ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display element which enables the observation of a juncture between a base chip and a glass substrate at the packaging of the base chip, such as LSI, to the liquid crystal display element and/or after packaging thereof and making the resistance lower on wirings for a power source and grounding to the base chip, such as LSI, and boosting.

SOLUTION: The wiring parts on the cell of the liquid crystal display element of a COG(chip on glass) type for driving the LSI 18 installed on the outside part of the cell are covered with metallic plating 9 or/and vapor deposition. In addition, the electrical junction to the LSI 18 is not subjected to the metallic plating 9 and/or vapor deposition and, therefore, the observation of the connections to the glass substrate 1 is made possible. Since only the power source wiring and grounding wiring to the LSI 18 and the wiring for boosting are subjected to the metallic plating and/or vapor deposition, the resistance to the wiring is made lower.



LEGAL STATUS

[Date of request for examination] 05.04.2000

[Date of sending the examiner's decision of rejection] 06.08.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-52405

(43)公開日 平成11年(1999)2月26日

(51)Int.Cl.⁶
G 0 2 F 1/1345
H 0 5 K 1/09

識別記号

F I
G 0 2 F 1/1345
H 0 5 K 1/09

C

審査請求 未請求 請求項の数 2 O L (全 11 頁)

(21)出願番号 特願平9-204702

(22)出願日 平成9年(1997)7月30日

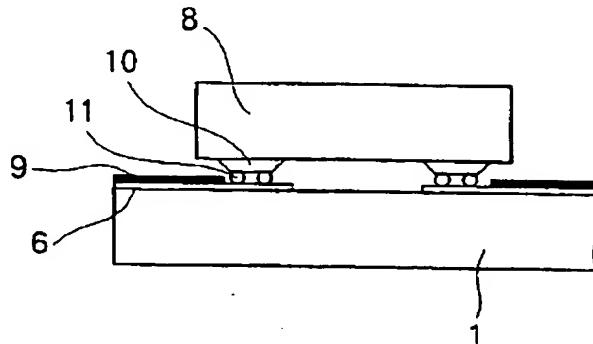
(71)出願人 592196282
ナノックス株式会社
福島県福島市岡島字長岬6-7
(72)発明者 福田 和生
福島県福島市岡島字長岬6番地の7 ナノ
ックス株式会社内
(72)発明者 太田 昭彦
福島県福島市岡島字長岬6番地の7 ナノ
ックス株式会社内
(74)代理人 弁理士 下田 容一郎

(54)【発明の名称】 液晶表示素子

(57)【要約】

【課題】 液晶表示素子へのLSI等のペアチップの実装時および/または実装後にペアチップとガラス基板との接続部の観察が可能であり、且つLSI等のペアチップへの電源や接地および昇圧用などの配線に対して低抵抗化を図ることができる液晶表示素子を提供する。

【解決手段】 セル外部にLSI 8を設置して駆動させるCOG型の液晶表示素子において、セル上の配線部を金属メッキまたは/および蒸着により金属で覆い、且つ前記LSIとの電気的接合部に金属メッキまたは/および蒸着を施さないので、ガラス基板との接続部の観察が可能で、LSI 8への電源配線と接地配線および昇圧用配線のみに金属メッキまたは/および蒸着を施すので、配線に対して低抵抗化ができる。



【特許請求の範囲】

【請求項1】 セルの周辺部にLSIを設置して駆動させるCOG型の液晶表示素子において、前記セル端部に設けられた外部電極、液晶密封空間内の表示電極、前記表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、前記配線部および外部電極は、それぞれの前記LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われていることを特徴とする液晶表示素子。

【請求項2】 セルの周辺部にLSIを設置して駆動させるCOG型の液晶表示素子において、前記セル端部に設けられた外部電極、液晶密封空間内の表示電極、前記表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、外部電極のうちの電源用、接地配線用および昇圧配線用の電極のみに、前記LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われていることを特徴とする液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示素子のセルの周辺部にLSIを設置して、その配線部を金属メッキまたは／および蒸着により金属で覆われているガラス基板上にLSIチップをフェイスダウンボンディングで実装する時において、LSIチップと配線部との確実な電気的接触を実現する液晶表示素子に関する。

【0002】

【従来の技術】近年、液晶表示素子において、コスト、工程数や信頼性等からガラス基板上に液晶駆動用LSIチップを実装するCOG型(Chip On Glass)の液晶表示素子が多く用いられている。図1に液晶表示素子の基本的な構成を示す。図1は、上下2枚のガラス基板1の位置合せし、2枚のガラス基板の間にギャップを設けてギャップに液晶4を封入し、周囲に樹脂等のシール5で封止し、ガラス基板の表面には、ネサ膜やITO膜等の透明導電膜のパターン2、3を形成している。

【0003】さらに、液晶表示素子のセルの表面には、偏光フィルタ7が貼られている。また、液晶駆動用LSI8が外部配線部に設置されており、外部電極6から電源と表示命令信号を取り入れて、液晶表示素子用の信号を表示部に供給する。なお、パターン3等の形成時に同時に形成されたセル外部の部分を外部電極、配線部とする。

【0004】図9に従来のCOG型液晶表示素子のセル上に設置したLSI付近の断面図を示す。図9は、ガラス基板1に設置されている外部電極6に施された金属メッキ9は駆動用LSI8の直下の接続部まで覆っている。また、外部電極6の全体を電気抵抗を下げる目的で、例えば特開平4-170524のように、金属メッキ9を施したものもある。

【0005】さらに、セルの周辺部に設置した駆動用LSI8の外部導通部のバンプ10と外部電極6との間に電気導伝性のある導通粒子11(フィラ)を分散した樹脂を用いてフェイスダウンで圧着する。

【0006】次に、導通粒子11を介した導通を確認するため、導通粒子11が所定の量潰れて、接続が完全であることを確認するために、駆動用LSI8を外部電極6の金属メッキ9膜上に装着後に、ガラス側から光学顕微鏡により圧着部の観察をする。また、駆動電源接続等により表示検査をする。

【0007】

【発明が解決しようとする課題】フェイスダウンで圧着によって、導通粒子の潰れが不十分で弱く接触していると、経時に接觸が切れてしまうことがあるために、LSIの圧着の条件出し、及び処理された製品の検査のために圧着部を観察する。この時金属メッキ膜があると、金属メッキ膜に遮られて目視や光学的観察等ができないため以下のような課題がある。

【0008】ガラス基板上のLSI圧着部にまで金属メッキ膜があると、圧着による導通粒子(フィラ)の潰れが所定量であるか、セルのガラス側(裏)から目視や光学的な観察および検査等ができない課題がある。

【0009】また、ガラス基板上のLSI圧着部にまで金属メッキ膜があると、ガラス基板上のLSI圧着部にLSIのバンプ部が均一な圧力でフィラと圧着されているか、セルのガラス側(裏)から目視や光学的な観察および検査等ができない課題がある。

【0010】さらに、ガラス基板上のLSI圧着部にまで金属メッキ膜があると、LSIのバンプ部とガラス基板上のLSI圧着部との位置ズレを、セルのガラス側(裏)から目視や光学的な観察および検査等ができない課題がある。

【0011】

【課題を解決するための手段】前記課題を解決するため請求項1に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、配線部および外部電極は、それぞれのLSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われていることを特徴とする。

【0012】請求項1に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、配線部および外部電極は、それぞれのLSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われているので、セルのガラス側(裏)からLSIのバンプ部とガラス基板上のLSI圧着部との位置ズレや均一な圧着で導通粒子(フィラ)の潰れが所定量であるか無いかの観察および検査が可視的および光学的方法により行うことができる。

【0013】また、請求項2に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、外部電極のうちの電源用、接地配線用および昇圧配線用の電極のみに、LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われていることを特徴とする。

【0014】請求項2に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、外部電極のうちの電源用、接地配線用および昇圧配線用の電極のみに、LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われているので、セルのガラス側（裏）からLSIのバンプ部とガラス基板上のLSI圧着部との位置ズレや均一な圧着で導通粒子（フィラ）の潰れが所定量であるか無いかの観察および検査ができるとともに、大きな電流が流れ、リード線等の接続に機械的強度やハンダの濡性の改善を得ることができる。

【0015】

【発明の実施の形態】以下、この発明の実施の形態を添付図面に基づいて説明する。なお、この発明は、COG型の液晶表示素子において、セル上の配線部を金属メッキまたは／および蒸着により金属で覆い、且つLSIの圧着部には、金属メッキまたは／および蒸着を施さないで、セルのガラス側（裏）から圧着部を検査および観測が可能な液晶表示素子を提供するものである。

【0016】図2に、この発明に係る液晶表示素子のLSI装着部の断面図を示す。図2は、ガラス基板1に真空蒸着、スパッタリング、イオンプレーティング、化学蒸着（CVD）等と、それに続きエッチング（ウェット、ドライ）による方法で、酸化錫や酸化インジウムおよび酸化インジウム錫等の化合物で出来た透明導電膜のネサ膜やITO膜等からなる表示パターンと外部電極6を同時に形成し、駆動用LSI8のバンプ10部を圧着する部分以外を金属メッキ9を施し、バンプ10と外部電極6との間に電気導伝性のある導通粒子11（フィラ）を分散した樹脂を用いてフェイスダウンで圧着する構成である。

【0017】ガラス基板1は、ガラス成分としてアルカリを含有しないソーダライムガラスを主成分とし、熱的安定が良く歪点を高く設定し、熱膨張係数も常温から350°Cで46~47($\times 10^{-7}/^{\circ}\text{C}$)程度あり、また溶解温度も1600~1650°Cと高いものが用いられる。さらに平坦度に対し、偏肉、反り、うねり、表面粗さ等の少ない、また傷、ピット、汚れ等の点で高度品位なガラスから成り、場合によっては、表面研磨を施すものもある。

【0018】表示パターンと外部電極6は、酸化錫や酸化インジウムを主な成分とし、酸化インジウム錫（ITO

O）酸化カドミウム錫等からなる化合物を真空蒸着や化学蒸着で透明導電膜を形成し、その後エッチングを施し断定形状の透明電極とする。

【0019】金属メッキ9は、透明導電膜上に選択メッキによりニッケルを例えば500nm程度の厚さに施し、さらにその表面に金メッキを例えば厚さ50nm程度施す。また、ペアチップを装着するバンプ10部は、金属メッキ9を施さずに、透明導電膜のままである。

【0020】また、金属メッキ9を施す領域は、基本的にはLSI8の導通部となるバンプ10部に掛からなければ良いが、金属メッキ9が掛からない様に、金属メッキ9を施す領域をバンプ10部から30μm以上から0.5mm以下離して所を金属メッキの境界部とする。

【0021】導通粒子11（フィラ）は、樹脂に5~15μm程度の銀（Ag）の粒子からなる導通粒子を分散したものである。この導通粒子11を外部電極6とLSI8が対向するバンプ10部に設置する。

【0022】さらに、LSI8を所定位置のバンプ10部に置き、均一な圧力でフェイスダウンにより圧着を行う。これにより、樹脂中のフィラが潰れて、フィラ同士が面接触をして、導通性が得られる。

【0023】次に、導通粒子11を介した導通を確認するため、導通粒子11が所定の量が潰れているかをガラス側（裏）から圧着部を可視的、光学的方法により検査観測し、導通粒子の潰れが所定量であるか無いか、さらにLSI8と圧着部とのバンプ部の位置ズレや導通粒子が均一に潰れているかを確認する構成である。

【0024】図3に本発明の液晶表示素子の主要処理工程図を示す。図3のaは、バーニングされたITO膜付き基板の状態を示す。ソーダライムガラス等からなる厚さ1.1mm程度のフラットなガラス基板1にエッチング等により酸化スズや酸化インジウム等で表示パターン領域と、表示部への配線および外部電極6等のパターンを抵抗30Ω/□程度のITO膜3による透明導電膜を形成する。ただし、バンプ部10は、これら表示部への配線部および外部電極6のパターンの一部であり、表示領域には、液晶が密閉された空間が形成される。

【0025】図3のbは、フォトレジスト塗布の状態を示す。また、この状態は、金属メッキ用（ニッケル用）40-9-aマスクバーニングである。金属メッキの必要としない部分（液晶表示領域やバンプ部）をフォトレジストで覆う（コーティング）ために、ガラス基板1にフォトレジストをスピナ等で2μm程度塗布（例えば、ここではネガタイプのフォトレジスト）する。

【0026】さらに、ステッパ等によって紫外線照射で、金属メッキの必要としない部分のパターンを露光（例えば、ここでは、積算光量100mJ/cm²）し、露光された部分が不溶化となる。またさらに、フォトプロセス洗浄装置等の純水によるシャワーや超音波洗浄等で汚物を除去し、エアーナイフ方式や熱風乾燥方式

等のエアーブロにより乾燥させて、液晶表示領域やバンプ部にフォトレジストを残存させる。

【0027】図3のcは、金属メッキ(ニッケル)9-aを施す状態を示す。図3のbによってフォトレジストが無い液晶表示パターンやバンプ部以外に金属メッキを施すために、始めに表面の汚れの除去や脱脂等の目的のためアルカリ性の溶液でクリーニングを行い、次に塩酸等の酸でアルカリ性を中和する。

【0028】さらに、触媒化処理を行う。まず、キャタリストとして、塩化第一スズと塩化バラジウム等からなる金属塩化物、および塩酸を同時に含んだ触媒化処理液を室温~40°C程度で2~3分間程浸漬する。

【0029】次に、キャタリストによる保護コロイドや錯イオンを形成している触媒核をアクセレータ溶液で処理し活性化させる。アクセレータ溶液としては、5~10%程度の塩酸または硫酸等の酸を用いて、30~50°C程度の温度で2~5分程度で処理をする。

【0030】さらに、ニッケルイオンを含む塩化ニッケル溶液または硫酸ニッケル溶液のような化学ニッケルメッキ液に室温~30°C程度の温度で、3~5分間程度浸して無電解ニッケルメッキを生成し、下地のニッケルメッキ層9-aを形成する。

【0031】図3のdは、フォトレジストを剥離した状態を示す。図3のcで形成した無電解ニッケルメッキ用のマスクパターンを洗剤や剥離剤等を用いてロールブラシやディスクブラシ等または超音波洗浄等でフォトレジストを除去する。

【0033】図3のeは、金属メッキ(金メッキ)9-bをニッケルメッキ9-a上に選択的に施した状態を示す。図3のcの処理工程と同様に、始めに表面の汚れの除去や脱脂等のためにアルカリ性の溶液でクリーニングを行い、次に硫酸等の酸でアルカリ性を中和するとともに、ニッケル表面を活性化させる。

【0034】さらに、メッキ層の厚さを50nm程度の薄く形成するフラッシュ金による金メッキを行う。金イオンを含む塩化物溶液または硫酸塩溶液のような金属塩からなる化学金メッキ液に室温程度で浸し、さらに金属イオンの還元剤としてホルムアルデヒドやロッシェル塩等で還元して無電解金メッキを生成し、下地のニッケルメッキ層9-a上部に金メッキ層9-bを形成する。これら、ニッケルメッキ層9-aと金メッキ層9-bとの全体で金属メッキ9を形成する。

【0035】図4および図5に、図3で説明した作成工程による本発明の請求項1と請求項2に係るセル20のガラス基板1上の透明導電膜パターンと金属メッキパターン領域図を示す。図4は、本発明の請求項1に係る金属メッキ9の領域図である。図5は、本発明の請求項2に係る金属メッキ9の領域図である。

【0036】図4では、1はガラス基板、7は偏光フィルタ、9は金属メッキ部、12はLS1のバンプに対応

する領域であり、バンプに対応する領域がITO膜等の透明導電膜であるために、ペアチップであるLS1がLS1圧着部に対しての位置ズレ、圧着部に均一な圧着力で導通粒子(フィラ)が均一に潰れているか、さらに導通粒子(フィラ)の潰れが所定の量に達しているか等をセルのガラス側(裏)から観察および検査ができる。

【0037】さらに、図5では、図4における機能とともに、1はガラス基板、7は偏光フィルタ、12はLS1のバンプに対応する領域、13は電源線、14は接地線からなり、13と14のみに金属メッキ9を施して、大きな電流でも熱を発生せずに電流を流せるとともに、リード線等の接続に機械的強度が得られ、またハンダの濡性が良くなる様にした。

【0038】図6に図3に係るCOGの一実施の形態における要部フローチャート図を示す。状態1は、ガラス基板1に、エッチングにより酸化インジウムスズで表示領域と、表示部への配線および外部電極6とのパターンITO膜3の透明導電膜を形成する。

【0039】次に、状態2では、金属メッキの下層(地メッキ)であるニッケルメッキ用9-aのマスクパターンをフォトレジストでマスキングする。金属メッキの必要としない部分(液晶表示領域やバンプ部)をフォトレジストで覆う(コーティング)。

【0040】さらに、状態3では、金属メッキの下層(地メッキ)であるニッケルメッキを外部から電流を流すことなく、溶液中の金属イオンを還元折出させ被メッキ体の表面にメッキ層を析出させる無電解法でニッケルメッキを施す。フォトレジストがない部分にニッケルメッキが折出する。

【0041】状態4は、先の状態2で形成した無電解ニッケルメッキ用のマスクパターンを洗剤や剥離剤等を用いてフォトレジストを剥離除去する。

【0042】状態5では、状態4でのフォトレジストの残骸を熱でさらに除去するとともに、ガラス基板1の歪等を無くし、ニッケルメッキ層の密着度を強固にすために250°Cの温度で30分間エージングする。

【0043】さらに、状態6では、再度、無電解メッキ法によって金メッキ9-bを下地のニッケルメッキ層9-a上に施し、ニッケルメッキ層9-aと金メッキ層9-bとの全体で金属メッキ9を形成する。

【0044】状態7は、状態6までのガラス基板1の液晶表示をするセグメント側表示の透明電極膜3と、これに対応するコモン側表示の透明電極膜を形成したガラス基板2との2枚を位置合せして、その2枚のガラス基板の間にギャップを設けて周囲に樹脂等のシール5で封止(但し、液晶を注入する注入口には、未シール)する。

【0046】また、液晶注入装置等で、ガラス基板をチャンバーの中に入れ、真空ポンプにより排気を行い、排気後に液晶が入った専用の液晶皿にガラス基板を浸けてセルの中に液晶を注入させる。

【0047】さらに、ガラス基板のセル中に液晶が注入されると、注入口を樹脂等で封止する。また、セルの上部に入射光の偏光方向を一方向に限定する（液晶表示方法によって、光に対して反射型や透過型、また偏光方向に対する液晶自体のツィスト方法により異なる。）偏光フィルタを貼りつける。

【0048】状態8は、出来上がった液晶表示素子のバンプ部に電気導伝性の良い銀粒子（フィラ）からなる導通粒子11を分散した樹脂を用いてフェイスダウン圧着する。

【0049】この時、ペアチップであるLSIがLSI圧着部に対し位置ズレを起こさない様に、LSI上部からフラットな板状圧着機（例えばボンダ）で導通粒子11（フィラ）が一定量潰れる様な均一な一定の圧力を加える。圧着力や樹脂等によって、冷圧着、熱圧着（室温150°C）および加圧力（0.1～1Kg）や加圧時間（0.1～60Sec）等ボンディングを色々変えることができる。また、同時にガラス基板とLSIとの間は樹脂により接着される。

【0050】図7に図6の要部フローチャート中における無電解ニッケルメッキ部のフローを示す。状態3aでは、金属メッキ9を施すために、表面の汚れの除去や脱脂等のためにアルカリ性の溶液でクリーニングを行う。

【0051】さらに状態3bでは、状態3aで行った処理によるアルカリ性を塩酸等の酸で中和する。

【0052】また状態3cは、触媒化処理の第一段階として、のキャタリスト処理を塩化第一スズと塩化バラジウム等からなる金属塩化物と塩酸で室温～40°C程度の温度で2～3分間程浸漬す。

【0053】さらに状態3dでは、キャタリスト処理による保護コロイドや錯イオンを形成している触媒核を5～10%程度の塩酸または硫酸等の酸からなるアクセレータ溶液で30～50°C程度の温度で2～5分程度処理し活性化させる。

【0054】状態3eでは、無電解ニッケルメッキを生成するために、ニッケルイオンを含む塩化ニッケル溶液または硫酸ニッケル溶液のような化学ニッケルメッキ液に室温～30°C程度の温度で3～5分間程度浸す。このように、無電解ニッケルメッキによって、金属メッキ9の下地であるニッケルメッキを形成する。

【0055】図8に図6の要部フローチャート図中における無電解部のフロー図を示す。状態6aでは、金メッキを施すために、始めにニッケルメッキ等、表面の汚れの除去や脱脂等のためにアルカリ性の溶液でクリーニングを行う。

【0056】状態6bでは、硫酸等の酸により、状態6aでのアルカリ性を中和するとともに、ニッケル表面を活性化させる。

【0057】状態6cは、金イオンを含む塩化物溶液または硫酸塩溶液のような金属塩からなる化学金メッキ液

に室温程度で浸し、さらに金属イオンの還元剤としてホルムアルデヒドやロッシェル塩等で還元して無電解金メッキを生成する。

【0058】このように、無電解金メッキによって、ニッケルメッキの上層を金メッキで形成する。図7で形成した下地のニッケルメッキ層の上部に図8で形成した金メッキ層によって、全体として金属メッキ9を形成する。

【0059】このように、本発明の液晶表示素子は、バンプに対応する領域がITO膜等の透明導電膜で形成されているために、ペアチップのバンプ部に対して、位置ズレや導通粒子（フィラ）が均一に潰れているか、さらに導通粒子（フィラ）の潰れが所定の量に達しているか等をセルのガラス側（裏）から観察および検査ができる。また、LSIへの電源配線と接地配線および昇圧用配線に金属メッキを施したので、発熱せずに大きな電流を流せ、リード線等の接続に機械的強度を増し、ハンダの濡れ性が改善できる。さらに、本発明は、ガラス基板だけでなく、透明であれば樹脂フィルムを用いても良い。

【0060】

【発明の効果】以上のように、請求項1に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、配線部および外部電極は、それぞれのLSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われているので、セルのガラス側（裏）からLSIのバンプ部とガラス基板上のLSI圧着部との位置ズレのチェックや、導通粒子の潰れの均一性や、導通粒子の潰れが所定量であるか無いかの観察および検査をすることができるので、マウント後の不良を少なく、リペア量とリペア工程とを少なくすることが出来、コストおよび信頼性の向上が図れる。

【0061】また、請求項2に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、外部電極のうちの電源用、接地配線用および昇圧配線用の電極のみに、LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われているので、セルのガラス側（裏）からLSIのバンプ部とガラス基板上のLSI圧着部との位置ズレや均一な圧着で導通粒子の潰れが所定量であるか無いかの観察および検査ができるとともに、低抵抗化と電流容量が取れるので、発熱せずに大きな電流を流せ、リード線等の接続に機械的強度を増すことができ、ハンダの濡れ性の改善を得ることができるので、作業操作性や信頼性の向上が図れる。

【0062】よって、液晶表示素子へのLSI等のペアチップの実装時および/または実装後にペアチップとガラス基板との接続部の観察が可能であり、且つLSI等

のペアチップへの電源や接地および昇圧用などの配線に対して低抵抗化を図ることができる。

【図面の簡単な説明】

【図1】液晶表示素子の基本的な構成図

【図2】発明に係る液晶表示素子のL S I装着部の断面図

図

【図3】本発明の液晶表示素子の主要処理工程図

【図4】請求項1に係る金属メッキ9の領域図

【図5】請求項2に係る金属メッキ9の領域図

【図6】図3に係るCOGの一実施の形態における要部フローチャート図

【図7】図3に係るCOGの一実施の形態におけるニッケルメッキの要部フロー図

* 【図8】図3に係るCOGの一実施の形態における金メッキの要部フロー図

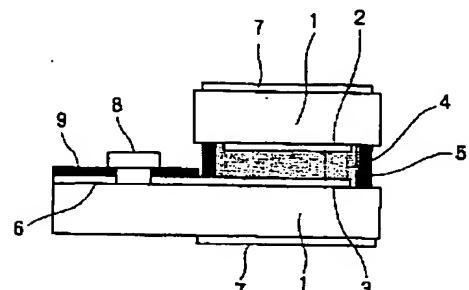
【図9】従来のCOG型液晶表示素子のセル上に設置したLSI付近の断面図

【符号の説明】

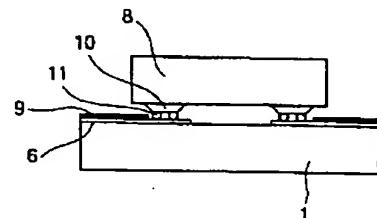
1…ガラス基板、2…透明電極膜（コモン側）、3…透明電極膜（表示側）、4…液晶、5…シール、6…外部電極、7…偏向フィルタ、8…駆動用LSI、9…金属メッキ、9a…ニッケルメッキ（無電解ニッケルメッキ）、9b…金メッキ（無電解金メッキ）、10…バンプ、11…導通粒子（銀粒子）、12…フォトレジスト、13…電源線、14…接地線、20…セル。

*

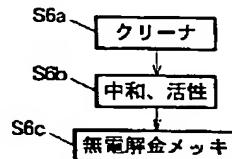
【図1】



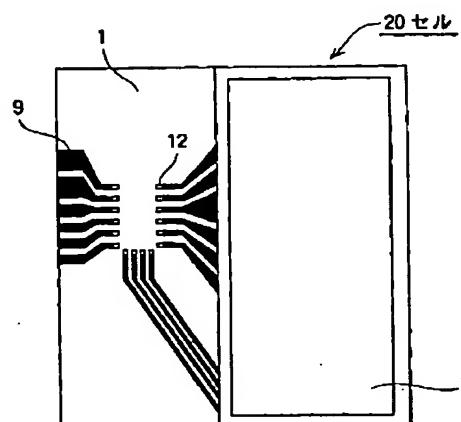
【図2】



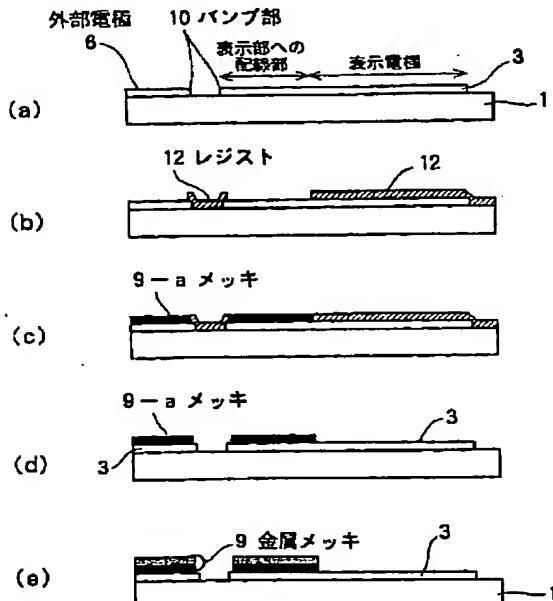
【図3】



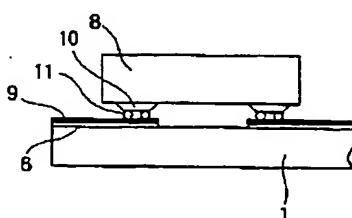
【図4】



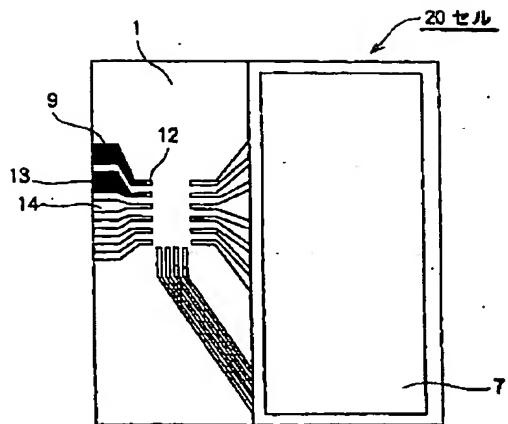
【図3】



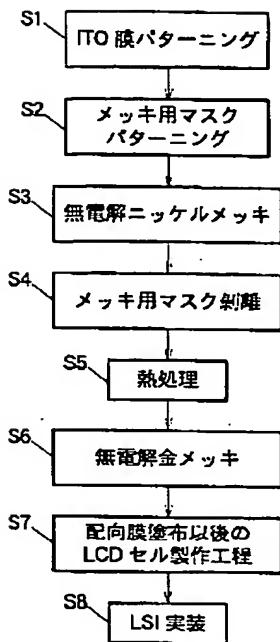
【図9】



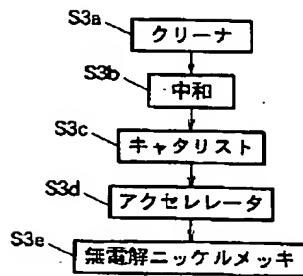
【図5】



【図6】



【図7】



【手続補正書】

【提出日】平成9年7月31日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】液晶表示素子

【特許請求の範囲】

【請求項1】 セルの周辺部にLSIを設置して駆動させるCOG型の液晶表示素子において、前記セル端部に設けられた外部電極、液晶密封空間内の表示電極、前記表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、前記配線部および外部電極は、それぞれの前記LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われていることを特徴とする液晶表示素子。

【請求項2】 セルの周辺部にLSIを設置して駆動させるCOG型の液晶表示素子において、前記セル端部に設けられた外部電極、液晶密封空間内の表示電極、前記表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、外部電極のうちの電源用、接地配線用および昇圧配線用の電極のみに、前記LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われていることを特徴とする液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示素子のセルの周辺部にLSIを設置して、その配線部を金属メッキまたは／および蒸着により金属で覆われているガラス基板上にLSIチップをフェイスダウンボンディングで実装する時において、LSIチップと配線部との確実な電気的接触を実現する液晶表示素子に関する。

【0002】

【従来の技術】近年、液晶表示素子において、コスト、工程数や信頼性等からガラス基板上に液晶駆動用LSIチップを実装するCOG型（Chip On Glass）の液晶表示素子が多く用いられている。図1に液晶表示素子の基本的な構成を示す。図1は、上下2枚のガラス基板1の位置合せし、2枚のガラス基板の間にギャップを設けてギャップに液晶4を封入し、周囲に樹脂等のシール5で封止し、ガラス基板の表面には、ネサ膜やITO膜等の透明導電膜のパターン2、3を形成している。

【0003】さらに、液晶表示素子のセルの表面には、偏光フィルタ7が貼られている。また、液晶駆動用LSI8が外部配線部に設置されており、外部電極6から電源と表示命令信号を取り入れて、液晶表示素子用の信号を表示部に供給する。なお、パターン3等の形成時に同時に形成されたセル外部の部分を外部電極、配線部とす

る。

【0004】図9に従来のCOG型液晶表示素子のセル上に設置したLSI付近の断面図を示す。図9は、ガラス基板1に設置されている外部電極6に施された金属メッキ9は駆動用LSI8の直下の接続部まで覆っている。また、外部電極6の全体を電気抵抗を下げる目的で、例えば特開平4-170524のように、金属メッキ9を施したものもある。

【0005】さらに、セルの周辺部に設置した駆動用LSI8の外部導通部のバンプ10と外部電極6との間に電気導伝性のある導通粒子11(フィラ)を分散した樹脂を用いてフェイスダウンで圧着する。

【0006】次に、導通粒子11を介した導通を確認するために、導通粒子11が所定の量潰れて、接続が完全であることを確認するために、駆動用LSI8を外部電極6の金属メッキ9膜上に装着後に、ガラス側から光学顕微鏡により圧着部の観察をする。また、駆動電源接続等により表示検査をする。

【0007】

【発明が解決しようとする課題】フェイスダウンで圧着によって、導通粒子の潰れが不十分で弱く接触していると、経時に接触が切れてしまうことがあるために、LSIの圧着の条件出し、及び処理された製品の検査のために圧着部を観察する。この時金属メッキ膜があると、金属メッキ膜に遮られて目視や光学的観察等ができないため以下のような課題がある。

【0008】ガラス基板上のLSI圧着部にまで金属メッキ膜があると、圧着による導通粒子(フィラ)の潰れが所定量であるか、セルのガラス側(裏)から目視や光学的な観察および検査等ができない課題がある。

【0009】また、ガラス基板上のLSI圧着部にまで金属メッキ膜があると、ガラス基板上のLSI圧着部にLSIのバンプ部が均一な圧力でフィラと圧着されているか、セルのガラス側(裏)から目視や光学的な観察および検査等ができない課題がある。

【0010】さらに、ガラス基板上のLSI圧着部にまで金属メッキ膜があると、LSIのバンプ部とガラス基板上のLSI圧着部との位置ズレを、セルのガラス側(裏)から目視や光学的な観察および検査等ができない課題がある。

【0011】

【課題を解決するための手段】前記課題を解決するため請求項1に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、配線部および外部電極は、それぞれのLSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われていることを特徴とする。

【0012】請求項1に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表

示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、配線部および外部電極は、それぞれのLSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われているので、セルのガラス側(裏)からLSIのバンプ部とガラス基板上のLSI圧着部との位置ズレや均一な圧着で導通粒子(フィラ)の潰れが所定量であるか無いかの観察および検査が可視的および光学的方法により行うことができる。

【0013】また、請求項2に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、外部電極のうちの電源用、接地配線用および昇圧配線用の電極のみに、LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われていることを特徴とする。

【0014】請求項2に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、外部電極のうちの電源用、接地配線用および昇圧配線用の電極のみに、LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われているので、セルのガラス側(裏)からLSIのバンプ部とガラス基板上のLSI圧着部との位置ズレや均一な圧着で導通粒子(フィラ)の潰れが所定量であるか無いかの観察および検査ができるとともに、大きな電流が流れ、リード線等の接続に機械的強度やハンダの濡性の改善を得ることができる。

【0015】

【発明の実施の形態】以下、この発明の実施の形態を添付図面に基づいて説明する。なお、この発明は、COG型の液晶表示素子において、セル上の配線部を金属メッキまたは/および蒸着により金属で覆い、且つLSIの圧着部には、金属メッキまたは/および蒸着を施さないで、セルのガラス側(裏)から圧着部を検査および観測が可能な液晶表示素子を提供するものである。

【0016】図2に、この発明に係る液晶表示素子のLSI装着部の断面図を示す。図2は、ガラス基板1に真空蒸着、スパッタリング、イオンプレーティング、化学蒸着(CVD)等と、それに続きエッチング(ウェット、ドライ)による方法で、酸化錫や酸化インジウムおよび酸化インジウム錫等の化合物で出来た透明導電膜のネサ膜やITO膜等からなる表示パターンと外部電極6を同時に形成し、駆動用LSI8のバンプ10部を圧着する部分以外を金属メッキ9を施し、バンプ10と外部電極6との間に電気導伝性のある導通粒子11(フィラ)を分散した樹脂を用いてフェイスダウンで圧着する構成である。

【0017】ガラス基板1は、ガラス成分としてアルカリを含有しないソーダライムガラスを主成分とし、熱的安定が良く歪点を高く設定し、熱膨張係数も常温から3

50°Cで46~47($\times 10^{-7}/^{\circ}\text{C}$)程度あり、また溶解温度も1600~1650°Cと高いものが用いられる。さらに平坦度に対し、偏肉、反り、うねり、表面粗さ等の少ない、また傷、ピット、汚れ等の点で高度品位なガラスから成り、場合によっては、表面研磨を施すものもある。

【0018】表示パターンと外部電極6は、酸化錫や酸化インジウムを主な成分とし、酸化インジウム錫(ITO)酸化カドミウム錫等からなる化合物を真空蒸着や化学蒸着で透明導電膜を形成し、その後エッチングを施し断定形状の透明電極とする。

【0019】金属メッキ9は、透明導電膜上に選択メッキによりニッケルを例えば500nm程度の厚さに施し、さらにその表面に金メッキを例えば厚さ50nm程度施す。また、ペアチップを装着するバンプ10部は、金属メッキ9を施さずに、透明導電膜のままである。

【0020】また、金属メッキ9を施す領域は、基本的にはLSI8の導通部となるバンプ10部に掛からなければ良いが、金属メッキ9が掛からない様に、金属メッキ9を施す領域をバンプ10部から30μm以上から0.5mm以下離して所を金属メッキの境界部とする。

【0021】導通粒子11(フィラ)は、樹脂に5~15μm程度の銀(Ag)の粒子からなる導通粒子を分散したものである。この導通粒子11を外部電極6とLSI8が対向するバンプ10部に設置する。

【0022】さらに、LSI8を所定位置のバンプ10部に置き、均一な圧力でフェイスダウンにより圧着を行う。これにより、樹脂中のフィラが潰れて、フィラ同士が面接触をして、導通性が得られる。

【0023】次に、導通粒子11を介した導通を確認するため、導通粒子11が所定の量が潰れているかをガラス側(裏)から圧着部を可視的、光学的方法により検査観測し、導通粒子の潰れが所定量であるか無いか、さらにLSI8と圧着部とのバンプ部の位置ズレや導通粒子が均一に潰れているかを確認する構成である。

【0024】図3に本発明の液晶表示素子の主要処理工程図を示す。図3のaは、バーニングされたITO膜付き基板の状態を示す。ソーダライムガラス等からなる厚さ1.1mm程度のフラットなガラス基板1にエッチング等により酸化スズや酸化インジウム等で表示パターン領域と、表示部への配線および外部電極6等のパターンを抵抗3.0Ω/□程度のITO膜3による透明導電膜を形成する。ただし、バンプ部10は、これら表示部への配線部および外部電極6のパターンの一部であり、表示領域には、液晶が密閉された空間が形成される。

【0025】図3のbは、フォトレジスト塗布の状態を示す。また、この状態は、金属メッキ用(ニッケル用)9-aマスクバーニングである。金属メッキの必要としない部分(液晶表示領域やバンプ部)をフォトレジストで覆う(コーティング)ために、ガラス基板1にフォ

トレジストをスピナ等で2μm程度塗布(例えば、ここではネガタイプのフォトレジスト)する。

【0026】さらに、ステッパ等によって紫外線照射で、金属メッキの必要としない部分のパターンを露光(例えば、ここでは、積算光量100mJ/cm²)し、露光された部分が不溶化となる。またさらに、フォトプロセス洗浄装置等の純水によるシャワーや超音波洗浄等で汚物を除去し、エアーナイフ方式や熱風乾燥方式等のエアーブロにより乾燥させて、液晶表示領域やバンプ部にフォトレジストを残存させる。

【0027】図3のcは、金属メッキ(ニッケル)9-aを施す状態を示す。図3のbによってフォトレジストが無い液晶表示パターンやバンプ部以外に金属メッキを施すために、始めに表面の汚れの除去や脱脂等の目的のためアルカリ性の溶液でクリーニングを行い、次に塩酸等の酸でアルカリ性を中和する。

【0028】さらに、触媒化処理を行う。まず、キャタリストとして、塩化第一スズと塩化バラジウム等からなる金属塩化物、および塩酸を同時に含んだ触媒化処理液を室温~40°C程度で2~3分間程浸漬する。

【0029】次に、キャタリストによる保護コロイドや錯イオンを形成している触媒核をアクセレータ溶液で処理し活性化させる。アクセレータ溶液としては、5~10%程度の塩酸または硫酸等の酸を用いて、30~50°C程度の温度で2~5分程度で処理をする。

【0030】さらに、ニッケルイオンを含む塩化ニッケル溶液または硫酸ニッケル溶液のような化学ニッケルメッキ液に室温~30°C程度の温度で、3~5分間程度浸して無電解ニッケルメッキを生成し、下地のニッケルメッキ層9-aを形成する。

【0031】図3のdは、フォトレジストを剥離した状態を示す。図3のcで形成した無電解ニッケルメッキ用のマスクパターンを洗剤や剥離剤等を用いてロールブラシやディスクブラシ等または超音波洗浄等でフォトレジストを除去する。

【0032】図3のeは、金属メッキ(金メッキ)9-bをニッケルメッキ9-a上に選択的に施した状態を示す。図3のcの処理工程と同様に、始めに表面の汚れの除去や脱脂等のためにアルカリ性の溶液でクリーニングを行い、次に硫酸等の酸でアルカリ性を中和するとともに、ニッケル表面を活性化させる。

【0033】さらに、メッキ層の厚さを50nm程度の薄く形成するフラッシュ金による金メッキを行う。金イオンを含む塩化物溶液または硫酸塩溶液のような金属塩からなる化学金メッキ液に室温程度で浸し、さらに金属イオンの還元剤としてホルムアルデヒドやロッシェル塩等で還元して無電解金メッキを生成し、下地のニッケルメッキ層9-a上部に金メッキ層9-bを形成する。これら、ニッケルメッキ層9-aと金メッキ層9-bとの全体で金属メッキ9を形成する。

【0034】図4および図5に、図3で説明した作成工程による本発明の請求項1と請求項2に係るセル20のガラス基板1上の透明導電膜バターンと金属メッキバターン領域図を示す。図4は、本発明の請求項1に係る金属メッキ9の領域図である。図5は、本発明の請求項2に係る金属メッキ9の領域図である。

【0035】図4では、1はガラス基板、7は偏光フィルタ、9は金属メッキ部、12はLSIのバンプに対応する領域であり、バンプに対応する領域がITO膜等の透明導電膜であるために、ペアチップであるLSIがLSI圧着部に対しての位置ズレ、圧着部に均一な圧着力で導通粒子（フィラ）が均一に潰れているか、さらに導通粒子（フィラ）の潰れが所定の量に達しているか等をセルのガラス側（裏）から観察および検査ができる。

【0036】さらに、図5では、図4における機能とともに、1はガラス基板、7は偏光フィルタ、12はLSIのバンプに対応する領域、13は電源線、14は接地線からなり、13と14のみに金属メッキ9を施して、大きな電流でも熱を発生せずに電流を流せるとともに、リード線等の接続に機械的強度が得られ、またハンダの濡性が良くなる様にした。

【0037】図6に図3に係るCOGの一実施の形態における要部フローチャート図を示す。状態1は、ガラス基板1に、エッチングにより酸化インジウムスズで表示領域と、表示部への配線および外部電極6とのバターンITO膜3の透明導電膜を形成する。

【0038】次に、状態2では、金属メッキの下層（地メッキ）であるニッケルメッキ用9-aのマスクバターンをフォトレジストでマスキングする。金属メッキの必要としない部分（液晶表示領域やバンプ部）をフォトレジストで覆う（コーティング）。

【0039】さらに、状態3では、金属メッキの下層（地メッキ）であるニッケルメッキを外部から電流を流すことなく、溶液中の金属イオンを還元析出させ被メッキ体の表面にメッキ層を析出させる無電解法でニッケルメッキを施す。フォトレジストがない部分にニッケルメッキが析出する。

【0040】状態4は、先の状態2で形成した無電解ニッケルメッキ用のマスクバターンを洗剤や剥離剤等を用いてフォトレジストを剥離除去する。

【0041】状態5では、状態4でのフォトレジストの残骸を熱でさらに除去するとともに、ガラス基板1の歪等を無くし、ニッケルメッキ層の密着度を強固にすため250°Cの温度で30分間エージングする。

【0042】さらに、状態6では、再度、無電解メッキ法によって金メッキ9-bを下地のニッケルメッキ層9-a上に施し、ニッケルメッキ層9-aと金メッキ層9-bとの全体で金属メッキ9を形成する。

【0043】状態7は、状態6までのガラス基板1の液晶表示をするセグメント側表示の透明電極膜3と、これ

に対応するコモン側表示の透明電極膜を形成したガラス基板2との2枚を位置合せして、その2枚のガラス基板の間にギャップを設けて周囲に樹脂等のシール5で封止（但し、液晶を注入する注入口には、未シール）する。

【0044】また、液晶注入装置等で、ガラス基板をチャンバの中に入れ、真空ポンプにより排気を行い、排気後に液晶が入った専用の液晶皿にガラス基板を浸けてセルの中に液晶を注入させる。

【0045】さらに、ガラス基板のセル中に液晶が注入されると、注入口を樹脂等で封止する。また、セルの上部に入射光の偏光方向を一方向に限定する（液晶表示方法によって、光に対して反射型や透過型、また偏光方向に対する液晶自体のツイスト方法により異なる。）偏光フィルタを貼りつける。

【0046】状態8は、出来上がった液晶表示素子のバンプ部に電気導伝性の良い銀粒子（フィラ）からなる導通粒子11を分散した樹脂を用いてフェイスダウン圧着する。

【0047】この時、ペアチップであるLSIがLSI圧着部に対し位置ズレを起こさない様に、LSI上部からフラットな板状圧着機（例えばボンダ）で導通粒子11（フィラ）が一定量潰れる様な均一な一定の圧力を加える。圧着力や樹脂等によって、冷圧着、熱圧着（室温150°C）および加圧力（0.1~1Kg）や加圧時間（0.1~60sec）等ボンディングを色々変えることができる。また、同時にガラス基板とLSIとの間は樹脂により接着される。

【0048】図7に図6の要部フローチャート中における無電解ニッケルメッキ部のフローを示す。状態3aでは、金属メッキ9を施すために、表面の汚れの除去や脱脂等のためにアルカリ性の溶液でクリーニングを行う。

【0049】さらに状態3bでは、状態3aで行った処理によるアルカリ性を塩酸等の酸で中和する。

【0050】また状態3cは、触媒化処理の第一段階として、のキャタリスト処理を塩化第一スズと塩化パラジウム等からなる金属塩化物と塩酸で室温~40°C程度の温度で2~3分間程浸漬す。

【0051】さらに状態3dでは、キャタリスト処理による保護コロイドや錯イオンを形成している触媒核を5~10%程度の塩酸または硫酸等の酸からなるアセレータ溶液で30~50°C程度の温度で2~5分程度処理し活性化させる。

【0052】状態3eでは、無電解ニッケルメッキを生成するために、ニッケルイオンを含む塩化ニッケル溶液または硫酸ニッケル溶液のような化学ニッケルメッキ液に室温~30°C程度の温度で3~5分間程度浸す。このように、無電解ニッケルメッキによって、金属メッキ9の下地であるニッケルメッキを形成する。

【0053】図8に図6の要部フローチャート図中における無電解金部のフロー図を示す。状態6aでは、金メ

ッキを施すために、始めてニッケルメッキ等、表面の汚れの除去や脱脂等のためにアルカリ性の溶液でクリーニングを行う。

【0054】状態6bでは、硫酸等の酸により、状態6aでのアルカリ性を中和するとともに、ニッケル表面を活性化させる。

【0055】状態6cは、金イオンを含む塩化物溶液または硫酸塩溶液のような金属塩からなる化学金メッキ液に室温程度で浸し、さらに金属イオンの還元剤としてホルムアルデヒドやロッセル塩等で還元して無電解金メッキを生成する。

【0056】このように、無電解金メッキによって、ニッケルメッキの上層を金メッキで形成する。図7で形成した下地のニッケルメッキ層の上部に図8で形成した金メッキ層によって、全体として金属メッキ9を形成する。

【0057】このように、本発明の液晶表示素子は、バンプに対応する領域がITO膜等の透明導電膜で形成されているために、ペアチップのバンプ部に対して、位置ズレや導通粒子(フィラ)が均一に潰れているか、さらに導通粒子(フィラ)の潰れが所定の量に達しているか等をセルのガラス側(裏)から観察および検査ができる。

【0058】また、LSIへの電源配線と接地配線および昇圧用配線に金属メッキを施したので、発熱せずに大きな電流を流せ、リード線等の接続に機械的強度を増し、ハンダの濡れ性が改善できる。さらに、本発明は、ガラス基板だけでなく、透明であれば樹脂フィルムを用いても良い。

【0059】

【発明の効果】以上のように、請求項1に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、配線部および外部電極は、それぞれのLSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われているので、セルのガラス側(裏)からLSIのバンプ部とガラス基板上のLSI圧着部との位置ズレのチェックや、導通粒子の潰れの均一性や、導通粒子の潰れが所定量であるか無いかの観察および検査をすることができるので、マウント後の不良を少なく、リペア量とリペア工程とを少なくすることが出来、コストおよび信頼性の向上が図れる。

【0060】また、請求項2に係る液晶表示素子は、セル端部に設けられた外部電極、液晶密封空間内の表示電極、表示電極に連なる配線部はいずれも透明導電膜で構成され、かつ、外部電極のうちの電源用、接地配線用および昇圧配線用の電極のみに、LSIとの接合部を除いて、金属メッキまたは蒸着による金属層で覆われているので、セルのガラス側(裏)からLSIのバンプ部とガラス基板上のLSI圧着部との位置ズレや均一な圧着で導通粒子の潰れが所定量であるか無いかの観察および検査ができるとともに、低抵抗化と電流容量が取れるので、発熱せずに大きな電流を流せ、リード線等の接続に機械的強度を増すことができ、ハンダの濡れ性の改善を得ることができるので、作業操作性や信頼性の向上が図れる。

【0061】よって、液晶表示素子へのLSI等のペアチップの実装時および/または実装後にペアチップとガラス基板との接続部の観察が可能であり、且つLSI等のペアチップへの電源や接地および昇圧用などの配線に対して低抵抗化を図ることができる。

【図面の簡単な説明】

【図1】液晶表示素子の基本的な構成図

【図2】発明に係る液晶表示素子のLSI装着部の断面図

【図3】本発明の液晶表示素子の主要処理工程図

【図4】請求項1に係る金属メッキ9の領域図

【図5】請求項2に係る金属メッキ9の領域図

【図6】図3に係るCOGの一実施の形態における要部フローチャート図

【図7】図3に係るCOGの一実施の形態におけるニッケルメッキの要部フロー図

【図8】図3に係るCOGの一実施の形態における金メッキの要部フロー図

【図9】従来のCOG型液晶表示素子のセル上に設置したLSI付近の断面図

【符号の説明】

1…ガラス基板、2…透明電極膜(コモン側)、3…透明電極膜(表示側)、4…液晶、5…シール、6…外部電極、7…偏向フィルタ、8…駆動用LSI、9…金属メッキ、9a…ニッケルメッキ(無電解ニッケルメッキ)、9b…金メッキ(無電解金メッキ)、10…バンプ、11…導通粒子(銀粒子)、12…フォトレジスト、13…電源線、14…接地線、20…セル。